

Dersin Adı	D. Kodu	Yarıyılı	T + U	Kredisi	AKTS
VHDL ile FPGA Programlama ve Uygulamaları	5117228	Bahar	3+0	3	6
Ön Koşul Dersler	Yok				
Dersin Dili	Türkçe				
Dersin Türü	Seçmeli				
Dersin Koordinatörleri					
Dersi Veren					
Dersin Yardımcıları					
Dersin Amacı	Dersin amacı dijital dizayn tekniklerini FPGA kartı üzerinde öğretmek. Ders süresince FPGA mimarisini, dijital dizayn aşamalarını (FPGA kartını kullanarak) ve FPGA ile bağlantılı diğer teknolojilerini inceleyeceğiz. Ders birçok lab projelerinden ve FPGA platformu üzerindeki pratik uygulamalardan oluşmaktadır.				
Dersin Öğrenme Çıktıları	<p>Bu dersin sonunda öğrenci;</p> <ol style="list-style-type: none"> 1. Faklı hesaplamayöntemlerini karşılaştırabilir. 2. Temel FPGA mimarisini öğrenir ve kullanabilir. 3. Verilog kodunu yazabilir. 4. FPGA kartını programlayabilmeyetisinesahip olur. 				
Dersin İçeriği	ASIC/FPGA/CPLD Dizaynlarına Genel Bakış, Verilog HDL Modelleme, I, Verilog HDL Modelleme, II, Verilog HDL Modelleme, III, HDL Sentezleme I, HDL Sentezleme II, Statik Zaman Analizi (STA), Verilog Kodlama Biçimleri, İleri Sistem Gerçekleme Araçları, Final Proje Sunumu				
Haftalar					
1.	ASIC/FPGA/CPLD Dizaynlarına Genel Bakış				
2.	Verilog HDL Modelleme, I (Veriloga giriş, Schematics, mantık tasarımı, değişkenler, sinyaller, etc.)				
3.	Verilog HDL Modelleme, II (Port kullanımı, VHDL yapıları, behavioral modelleme, vb.)				
4.	Verilog HDL Modelleme, III (VHDL yapısal modelleme, zamandiyagramları, vb.)				
5.	HDL Sentezleme I (FPGA için HDL dizayn akışı ve kodlama, Mandallamave kayıtyapıları, vb..)				
6.	HDL Sentezleme II (Dizayn hiyerarşisini oluşturma, Karmaşık devre tasarımı, vb.)				
7.	Ara Sınav				
8.	Statik Zaman Analizi (STA)				
9.	Statik Zaman Analizi (STA)				
10.	Verilog Kodlama Biçimleri				
11.	Verilog Kodlama Biçimleri				
12.	İleri Sistem Gerçekleme Araçları				
13.	İleri Sistem Gerçekleme Araçları				
14.	Final Proje Sunumu				
Genel Yeterlilikler					
<ol style="list-style-type: none"> 1. Dijital Sistem ve Dizaynı konusunda temel bilgi ve donanıma sahip olur. 2. Verilog HDL ile programlama yapabilir ve projeleri gerçekleyebilir. 3. FPGA kartı ile tasarım yapabilir. 					
Kaynaklar					
<ol style="list-style-type: none"> 1. Verilog Quickstart, 3rd Edition, James M. Lee, The Kluwer International Series in Engineering and Computer Science 2. The Complete Verilog Book, Vivek Sagdeo, Kluwer Academic Publishers 					
Değerlendirme Sistemi					
Ara Sınav : 40%					

Final : 60%

PROGRAM ÖĞRENME ÇIKTILARI İLE DERS ÖĞRENİM KAZANIMLARI İLİŞKİSİ TABLOSU														
	PÇ1	PÇ2	PÇ3	PÇ4	PÇ5	PÇ6	PÇ7	PÇ8	PÇ9	PÇ10	PÇ11	PÇ12	PÇ13	
ÖK1	4	4	5	3	2	1	3		1	1	4			
ÖK2	5	5	5	4	3	1	2		1	1	3			
ÖK3	5	3	4	3	2	1	3		1	1	4			
ÖK4	4	4	4	2	3	1	2		1	1	3			
ÖK: Öğrenme Kazanımları PÇ: Program Çıktıları														
Katkı Düzeyi	1 Çok Düşük		2 Düşük		3 Orta		4 Yüksek		5 Çok Yüksek					

Program Çıktıları ve İlgili Dersin İlişkisi

	PÇ1	PÇ2	PÇ3	PÇ4	PÇ5	PÇ6	PÇ7	PÇ8	PÇ9	PÇ10	PÇ11	PÇ12	PÇ13
VHDL ile FPGA Programlama ve Uygulamaları	5	4	5	3	3	1	3		1	1	4		